

次世代スパコンと 第三世代PCクラスタ

理化学研究所

姫野龍太郎

PCクラスタヒストリー

- 第一世代: Beowulf型 個人
- 第二世代: SCoreIII、産総研、RSCC
 - 高性能、共用、センター運用
 - GridComputing
 - RSCC:MD-GRAPEによる加速
 - 2GBメモリーの壁
- 第三世代: T2K、次期RSCC(2009年夏)
 - FatNode、MultiCore
 - アクセラレータの一般化
 - 次期RSCCではMD-GRAPEだけでなくGPGPUも

第一世代: Beowulf型 個人

2000年 デスクトップPC

CPU: Pentium III 450MHz × 1CPU × 8
ノード
Interconnect : Fast Ethernet x 1
(100Mbps)



2001年 デスクトップPC

CPU: Pentium4 1.5GHz × 1CPU × 8ノード
Interconnect : Fast Ethernet x 1 (100Mbps)



2001年 ラックマウント4U

CPU: Pentium 4 1.7GHz × 1CPU × 64ノード
Interconnect : Myrinet 2000
Peak : 217.6 GFLOPS



第二世代: SCoreIII、産総研、RSCC

2001年 Score III

CPU: Pentium III 933MHz × 2CPU ×
512ノード

Interconnect : Myrinet 2000 (2.0Gbps)

Peak: 955.4 GFLOPS



2004年 RSCC

CPU: Xeon 3.06GHz × 2CPU × 1024
ノード

Interconnect : InfiniBand

Peak: 12.4 TFLOPS



2004年 AISTスーパークラスタ

CPU: Opteron 2.0GHz × 2CPU, Itanium2
1.3GHz × 4CPU, Xeon 3.06GHz × 2CPU

Interconnect : Myrinet, GbE

Peak: 14.6TFLOPS



第三世代：T2K、次期RSCC(2009年夏)

2006年 TSUBAME

CPU: **Dual Core Opteron (2.4GHz) × 8CPU /ノード、ClearSpeed CSX600**

Interconnect: Infiniband

Peak: 47.38TeraFlops



2008年 Roadrunner (LANL)

CPU: **PowerXCell 8i 3.2 Ghz /**

Dual Core Opteron 1.8 GHz

Interconnect: Infiniband

Peak: 1.4567PFLOPS



2008年 T2K

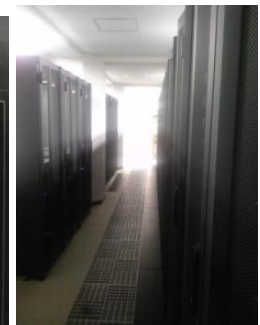
CPU: **Quad core Opteron × 4CPU/ノード**

Interconnect: Myrinet, Infiniband

T2K東大: 140TFLOPS (952ノード)

T2Kつくば: 95TFLOPS (648ノード)

T2K京都: 61.2TFLOPS (416ノード)



次世代スーパーコンピュータ 開発プロジェクトの現状

「次世代スーパーコンピュータ」プロジェクト



平成20年度予算	:	145	億円
平成19年度補正予算	:	42	億円
平成19年度予算額	:	77	億円
平成18～24年度（総事業費）	:	1,154	億円

1. 目的 世界最先端・最高性能の次世代スーパーコンピュータの開発・整備及び利用技術の開発・普及

2. 概要

理論、実験と並び、現代の科学技術の方法として確固たる地位を築きつつある計算科学技術をさらに発展させるため、長期的な国家戦略を持って取り組むべき重要技術（国家基幹技術）である「次世代スーパーコンピュータ」を平成22年度の稼働（平成24年の完成）を目指して開発する。

今後とも我が国が科学技術・学術研究、産業、医・薬など広汎な分野で世界をリードし続けるべく、

（1）世界最先端・最高性能の「次世代スーパーコンピュータ（注）」の開発・整備

（注）10ペタFLOPS級

（1ペタFLOPS：1秒間に1千兆回の計算）

（2）次世代スーパーコンピュータを最大限利活用するためのソフトウェアの開発・普及

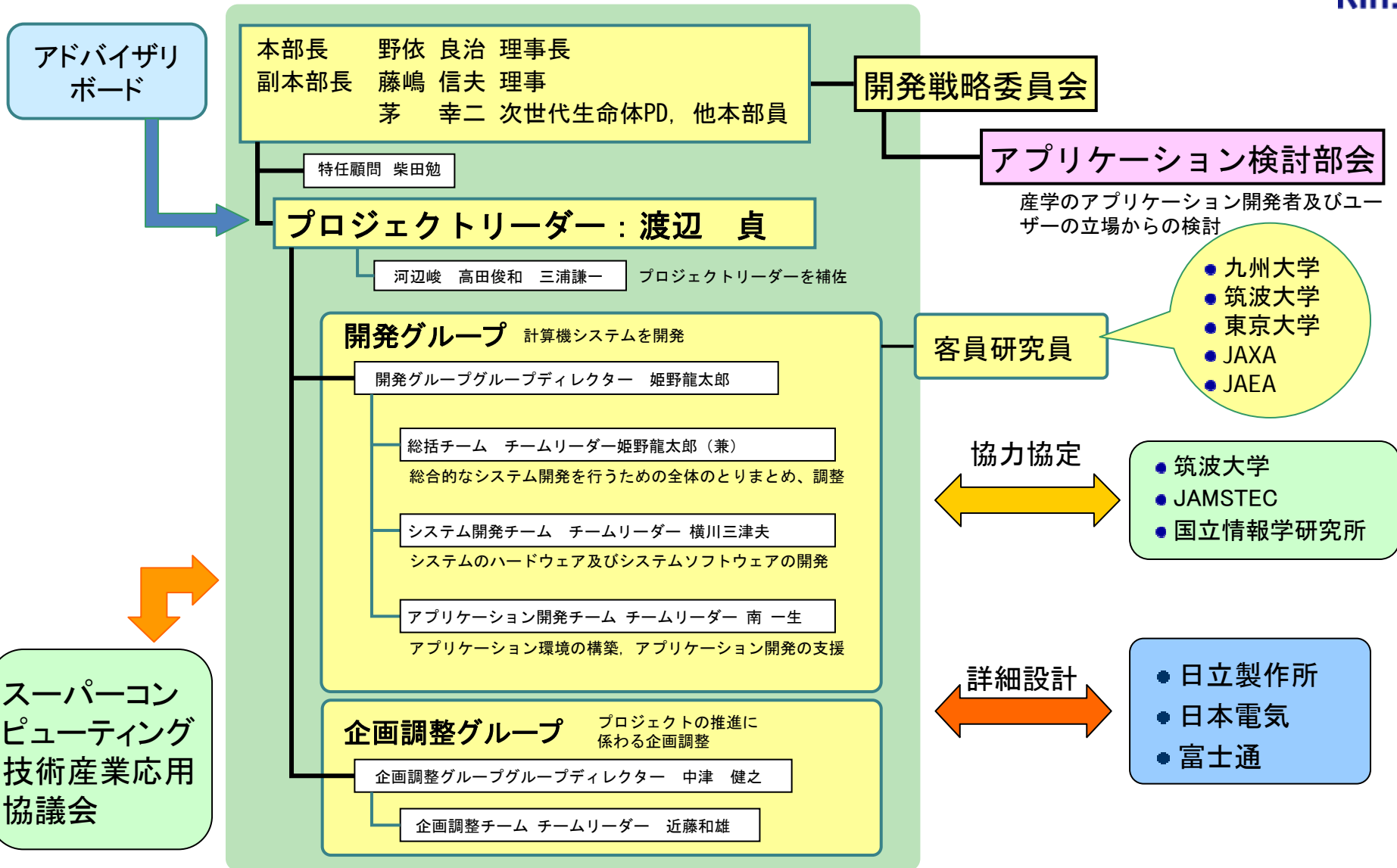
（3）上記（1）を中核とする世界最高水準のスーパーコンピューティング研究教育拠点（COE）の形成を文部科学省のイニシアティブにより、開発主体（理化学研究所）を中心に産学官の密接な連携の下、一体的に推進する。

3. 体制

（1）開発主体である独立行政法人理化学研究所を中心とした産学連携体制を構築。

（2）特定先端大型研究施設の共用の促進に関する法律を整備し（平成18年7月施行）、産学官の研究者等に幅広く開かれた共用施設として位置付け。

開発体制(次世代スーパーコンピュータ開発実施本部)



開発日程



		平成18年度 (2006)	平成19年度 (2007)	平成20年度 (2008)	平成21年度 (2009)	平成22年度 (2010)	平成23年度 (2011)	平成24年度 (2012)
システム	演算部 (スカラ部、ベクトル部)	概念設計		詳細設計		試作・評価	製造・据付調整	
	制御フロントエンド (トータルシステム ソフトウェア)		基本設計	詳細設計	製作・評価		性能チューニング・高度化	
	共有ファイル		基本設計	詳細設計	製造・据付調整			
ソフトウェア (アプリケーション ソフトウェア)	次世代ナノ統合 シミュレーション	開発・製作・評価					実証	
	次世代生命体統合 シミュレーション	開発・製作・評価					実証	
施設	計算機棟		設計	建設				
	研究棟		設計	設計微修正等	建設			

次世代スーパーコンピュータ施設の建設地

所在地	兵庫県神戸市中央区港島7丁目(ポートアイランド第2期内) ・ポートアイランド南駅より徒歩約1分(JR新神戸駅から約25分)
-----	--

ポートアイランド第2期



次世代スーパーコンピュータ施設の整備

施設の建設

- ・平成19年度3月建設開始、平成22年度に完工予定。

整備の基本方針

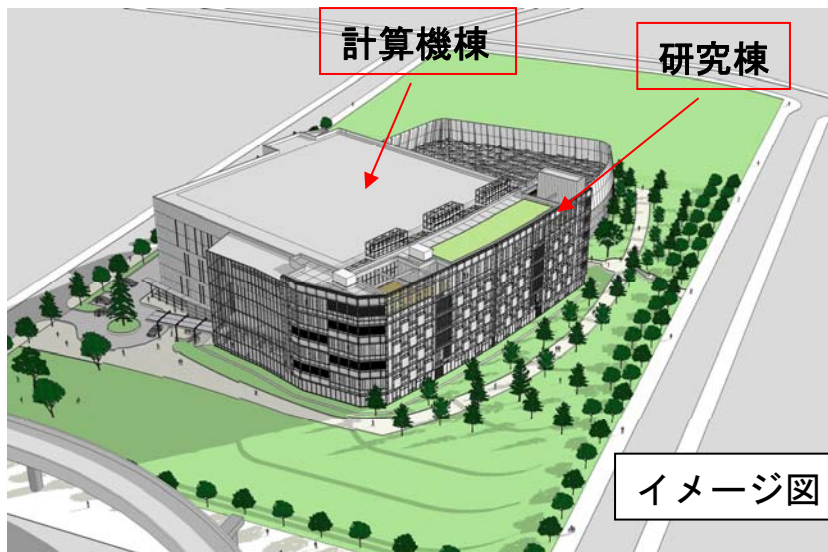
- (1) 次世代スーパーコンピュータの性能を最大限引き出す設備・能力の確保
- (2) 世界最高水準のスーパーコンピューティング研究教育拠点 (COE) として相応しい研究・教育環境の整備
- (3) ランニングコストと環境負荷の低減化

施設の特徴

- (1) 計算機の性能を常時保証できる床耐荷重及び免震構造とするとともに、必要な電源設備及び冷却設備を整備
- (2) 共用施設としての運用上の利便性を高めるとともに、研究交流や多様な知識の融合を促進するため、計算機棟と研究棟を整備
- (3) 廃熱利用の推進や排水処理への配慮などによりランニングコストと環境負荷の低減を実現

計算機棟

研究棟



イメージ図

【計算機棟】

- 延床面積 約10,500㎡
- 建築面積 約4,300㎡
- 構造 鉄骨造り地上3階地下1階

【研究棟】

- 延床面積 約9,000㎡
- 建築面積 約1,800㎡
- 構造 鉄骨造り地上6階地下1階

その他、電源を供給する特高受変電設備、計算機棟の空調機を冷却する冷却設備、及び環境負荷低減のためのCGS(自家発電)設備等を設置

次世代スーパーコンピュータ施設のイメージ



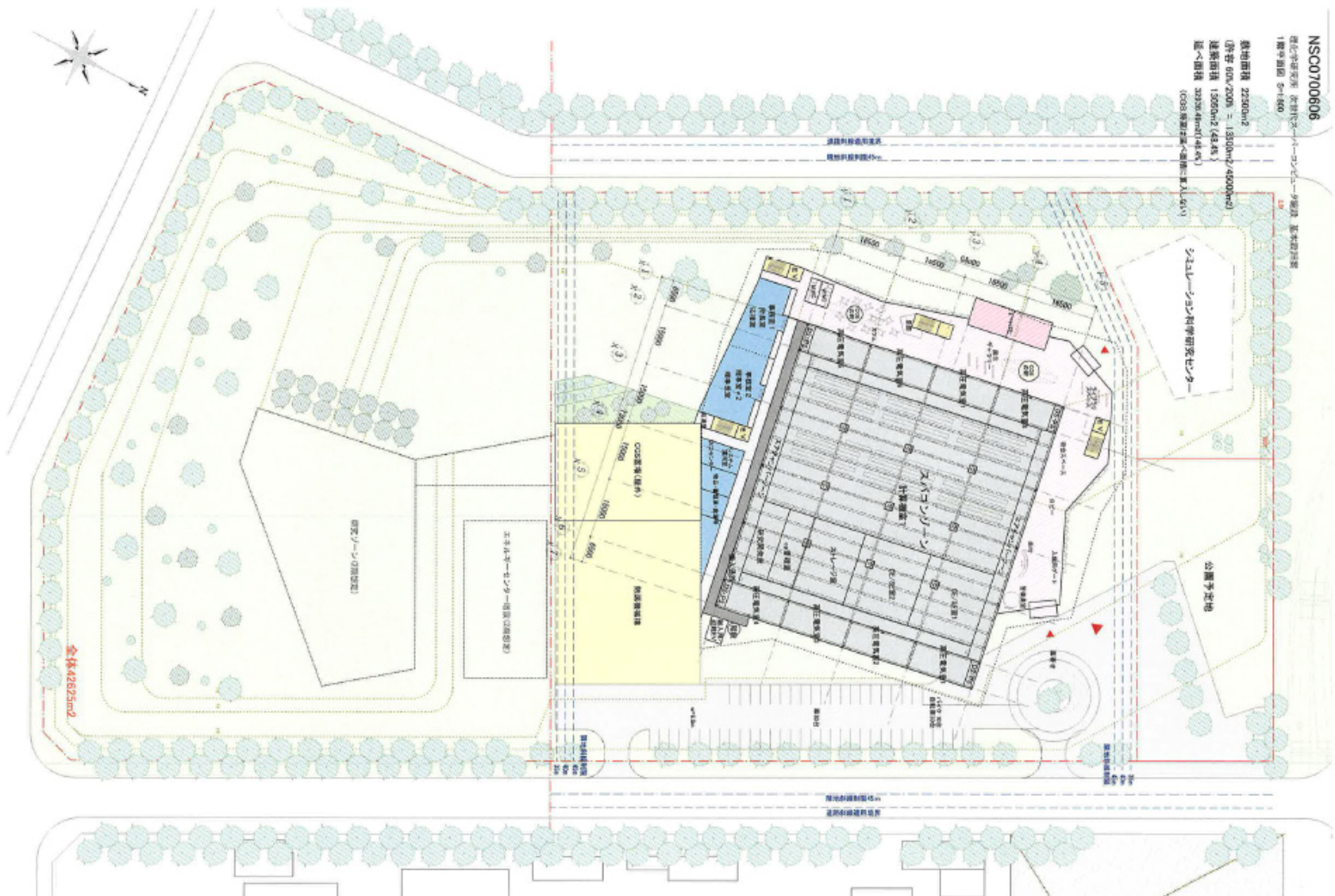
次世代スーパーコンピュータ施設の建設状況



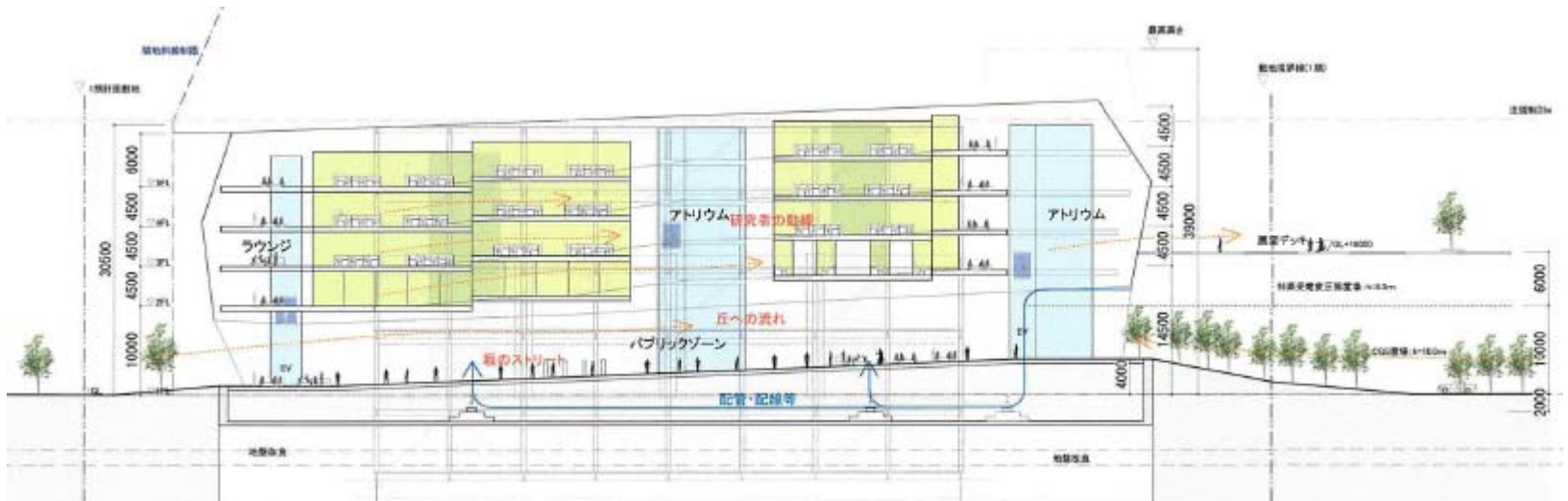
次世代スーパーコンピュータ施設
建設地

2008年10月撮影

レイアウト(2007年の原案)



建物(2007年の原案)



建屋建設の状況

2008年6月10日



2008年7月17日



2008年8月20日



現在の現場



ここからの映像

2009/02/06

先端医療センター前駅からの遠景



2009.2.26

次世代スーパーコンピュータと 理研・情報基盤センターのスーパー コンピュータの関係

理研のRSCCとその後継システムの役割

1. 次世代スパコンで計算するアプリ開発の場
2. 次次世代以降のスパコンへのハード・ソフト的なテストの場
3. 既存の利用者へ更なる高性能システムの提供
4. 理研内の新たな利用分野の開拓

次期システムでの挑戦

- 千から万に至る並列性能のテスト
- アクセラレータ(MD-GRAPE、GPU)による性能向上の可能性と応用分野の開拓