

課題名 (タイトル) :

マルチプラットフォームの大規模数値シミュレーションを支援するフレームワークの構築

利用者氏名 :

今村 俊幸

所属 :

本所 情報基盤センター

1. 本課題の研究の背景、目的、関係するプロジェクトとの関係

本研究課題は大規模シミュレーションにおけるマルチコア・GPUを利用した科学技術計算ソフトウェアの性能を測定し、性能向上の問題点をキャッシュ、メモリ、マルチコアの観点から明らかにし、その結果を次世代計算機向け数値計算ライブラリ開発に反映させるというものである。

2. 具体的な利用内容、計算方法

今年度の主な利用内容は、これまでに別プロジェクトにおいて開発してきた固有値計算ライブラリを、理研 RICC システムに移植し、RICC システムの性能評価を実施し、マルチコアシステムの特性を調査することにある。具体的には、初年度で十分な時間を割けないと判断されたため、開発した固有値計算ライブラリを用いて様々なコア利用形態でのベンチマークのみを実施した。

3. 結果

マルチコアクラスタである R I C C システムで flat-MPI, hybrid/MPI+OpenMP のいずれのスタイルでの動作も確認された。マルチコアにおける各種コア利用に対応した数値計算ライブラリとして R I C C システムでも利用可能であることを証明した。また、性能面でも申し分のない性能を記録している。図 1 に、予備実験でえられた性能 FLOPS 値 (計算量を計算時間で割った値であり、1 秒間に行われた計算回数を指す。値が高ければ計算機を効率的に利用できたことになる。)

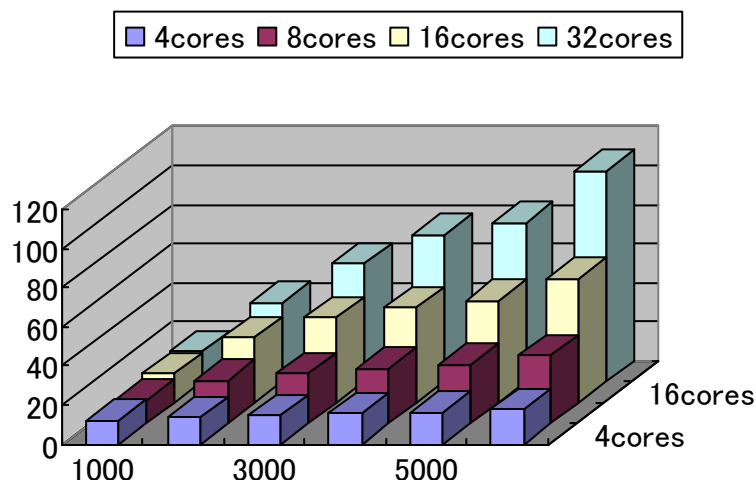


図 1 : R I C C での性能 (GFLOPS 値, 横軸は行列のサイズ, 奥行き軸は使用コア総数 (プロセス数は 1/4))

32 コア使用時に 105GFLOPS を記録しており、これは RICC システムの理論性能 375.04GFLOPS (=2.93GHz*4flops*32cores) の 28%に達する。これは同様のマルチコアクラスタである東京大学の HA8000 システムの約 2 倍の性能達成率となっている。これは、RICC システムに搭載されるマイクロプロセッサのメモリ帯域が極めて高いことに起因していることがこれまでの研究からわかっている。

4. まとめ

マルチコア R I C C システムの新 Xeon プロセッサの性能も合わさって、開発した固有値計算ライブラリが高速かつスケーラブルに動作したことが確認された。次世代計算機に向けたアーキテクチャとして若干の違いはあるものの、その性能予測には十分な環境であり、今後の詳細なベンチマーク結果ならびにチューニング状況が次世代計

算機における固有値計算ライブラリにうまくフィードバックされるものとする。

5. 今後の計画・展望

固有値計算ライブラリのうち、密行列版の中で実対称行列のものについては動作確認を行われたので、疎行列版の固有値ソルバの実験を来年度以降に実施する予定である。特に疎行列計算では、超巨大問題を扱うため、計算精度に対する要求がシビアになっており、共同研究者の開発する多倍長ライブラリと組み合わせて高性能・高精度固有値ソルバ開発へと展開していく予定である。

6. 継続利用にあたって

今年度はあくまで移植作業を中心として、RICCシステムに関する調査と予備的なベンチマーク作業を中心としたためRICCシステムに依存した特別なチューニングを実施して高速化を行ったり、それらを元に次世代計算機向けの知見を得るには至っていない。しかしながら、予備的な実験は進んでおり、今後ベンチマークテストを十分に実施しその結果解析をすすめることで達成できるものと考えている。

7. 利用研究成果が無かった場合の理由

本年度はRICC利用アカウントの取得時期が遅かったことと、外部からRICCへアクセスを行う環境を整備することに時間を要したため、RICCシステムを利用した研究に十分な時間を割くことができなかった。現時点で予備的な実験は済んでいるものの本年度内での学会発表の機会がないため、来年度頭での発表という形で進めていきたい。現時点では2010年5月26日に開催される日本計算工学会での発表を予定している。